

# LICZNIKI

# Liczniki są to układy techniki cyfrowej służące do zliczania impulsów i pamiętania ich liczby

Każdy licznik ma swoją pojemność.

Pojemność jest to liczba impulsów, którą (lub której całkowitą wielokrotność) można doprowadzić na wejście licznika, a jego stan nie ulegnie zmianie. Dzieje się tak dlatego, że licznik po przepełnieniu zeruje się i liczy od nowa.

Liczbę stanów licznika określa się mianem długości cyklu.  
Jeśli licznik ma  $m$  stanów przez które przechodzi cyklicznie to określa się go też mianem modulo  $m$ .  
Najpopularniejszymi licznikami są te, które liczą do szesnastu ( $m=16$ ) i do dziesięciu ( $m=10$ ).  
Liczniki dzieli się także na liczące w przód tj. takie których zawartość wzrasta w trakcie liczenia kolejnych impulsów wejściowych i na liczące wstecz jeśli zawartość ich maleje.  
Są również liczniki rewersyjne to znaczy takie, które liczą w wybranym kierunku w zależności od ustawionego trybu pracy.

Moduł licznika to liczba unikalnych stanów, przez które licznik będzie przechodził.  
Maksymalna możliwa liczba stanów (maksymalny moduł) licznika to  $2n$ , gdzie  $n$  to liczba przerzutników w liczniku. Liczniki można zaprojektować tak, aby miały w swojej sekwencji liczbę stanów mniejszą niż maksimum  $2n$ . Ten typ sekwencji nazywany jest sekwencją skróconą.

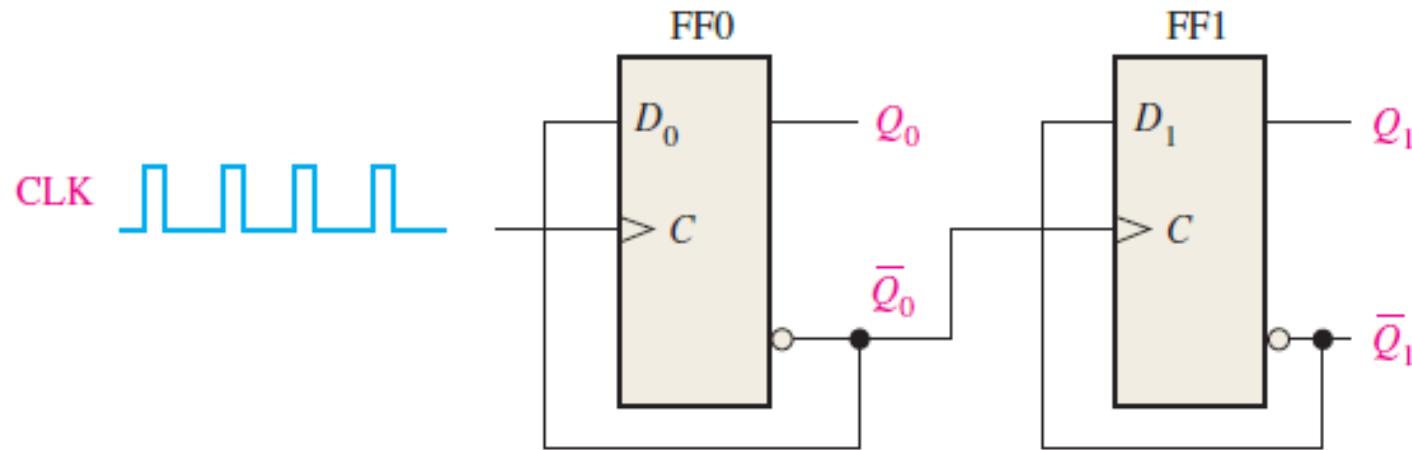
Liczniki dzielimy na asynchroniczne i synchroniczne.

Liczniki asynchroniczne to takie liczniki w których zmiany stanów przerzutników nie występują jednocześnie lecz kolejno, gdyż wejście zegarowe każdego przerzutnika jest połączone z wyjściem przerzutnika poprzedzającego w układzie licznika tworząc strukturę szeregową.

Liczniki synchroniczne charakteryzują się tym, że wejścia zegarowe wszystkich przerzutników składowych połączone są równolegle i zmiany ich stanów następują jednocześnie w takt odpowiedniego zbocza impulsu.

# LICZNIKI ASYNCHRONICZNE

## 2-bitowy licznik asynchroniczny



[\*]

Sygnał zegarowy (CLK) jest przyłożony do wejścia zegarowe (C) tylko pierwszego przerzutnika, który reprezentuje najmniej znaczący bit.

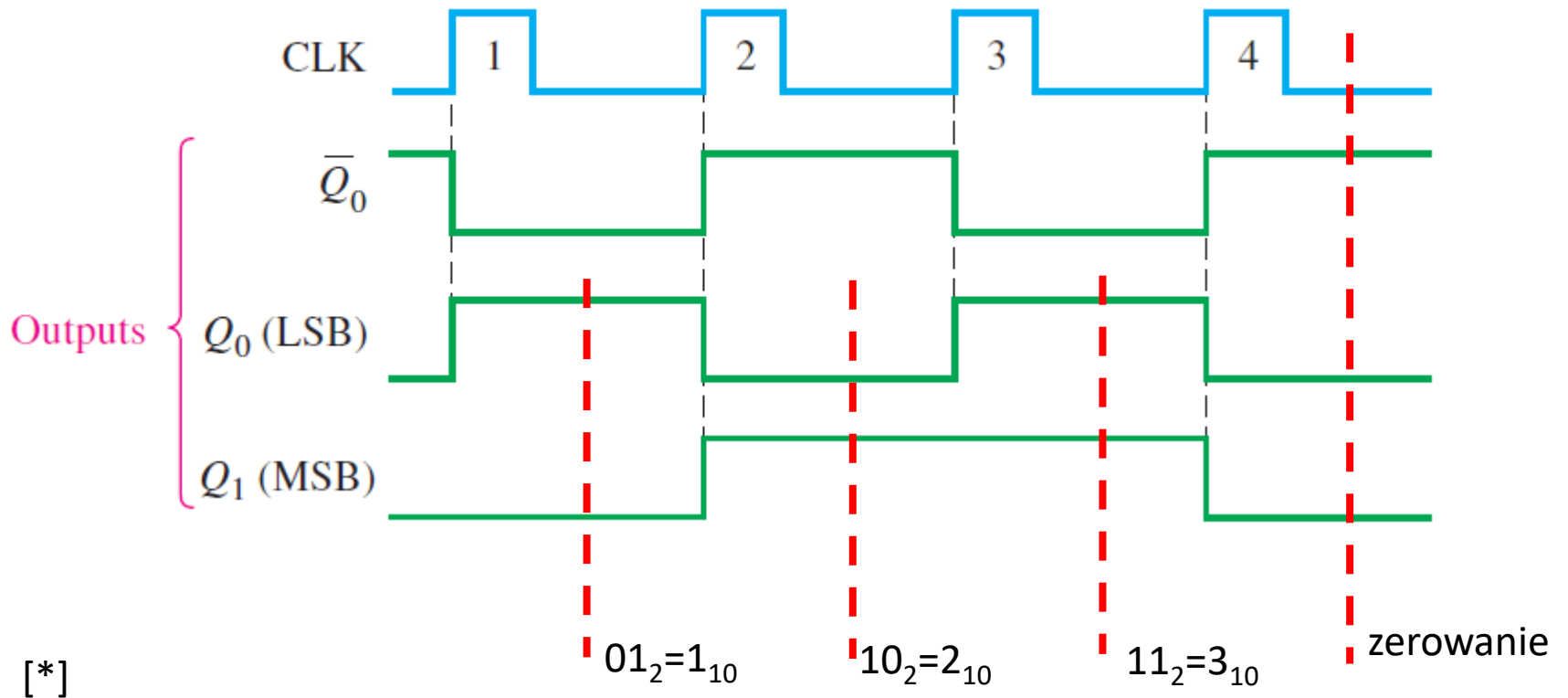
Drugi przerzutnik, jest wyzwalany przez wyjście nie $Q_0$  poprzedniego przerzutnika.

FF0 zmienia stan na dodatnim zboczu każdego impulsu zegara, ale FF1 zmienia stan tylko wtedy, gdy przychodzi dodatnie zbocze z wyjścia nie $Q_0$  przerzutnika FF0.

Ze względu na nieodłączny czas opóźnienia propagacji przez przerzutnik, przejście wejściowego impulsu zegarowego (CLK) i zmiana stanu na wyjściu nie $Q_0$  przerzutnika FF0 nie następuje w tym samym czasie.

Z tego powodu te dwa przerzutniki nigdy nie są wyzwalane jednocześnie, więc działanie licznika jest asynchroniczne.

## diagram czasowy 2-bitowego licznika asynchronicznego

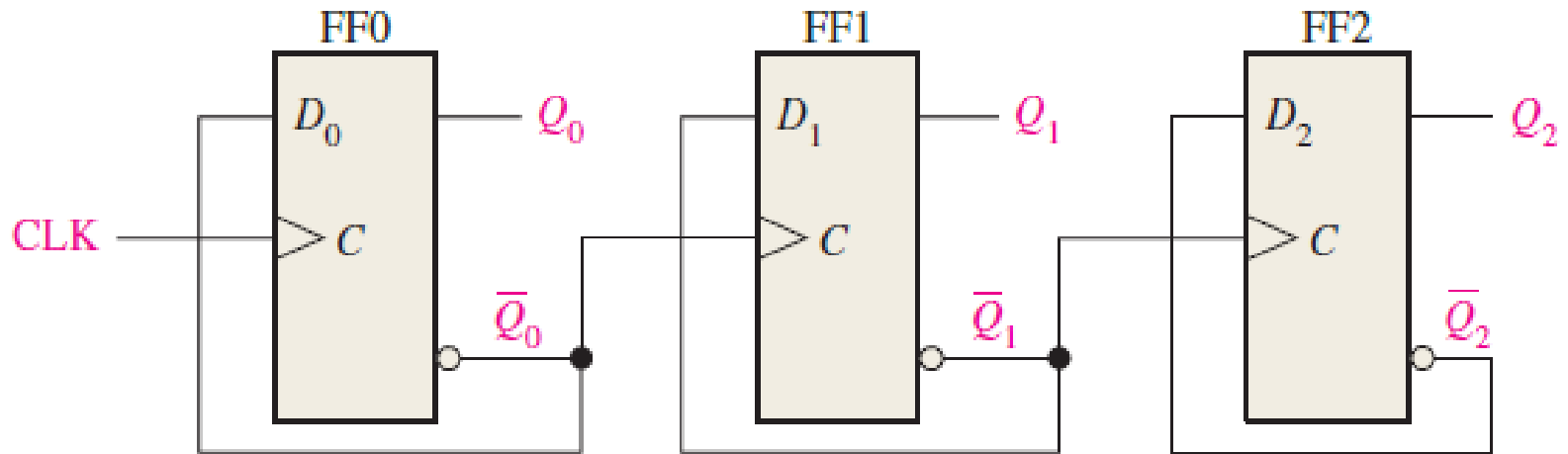


**tabela stanów 2-bitowego licznika asynchronicznego**

<b>Clock Pulse</b>	<b><math>Q_1</math></b>	<b><math>Q_0</math></b>
Initially	0	0
1	0	1
2	1	0
3	1	1
4 (recycles)	0	0

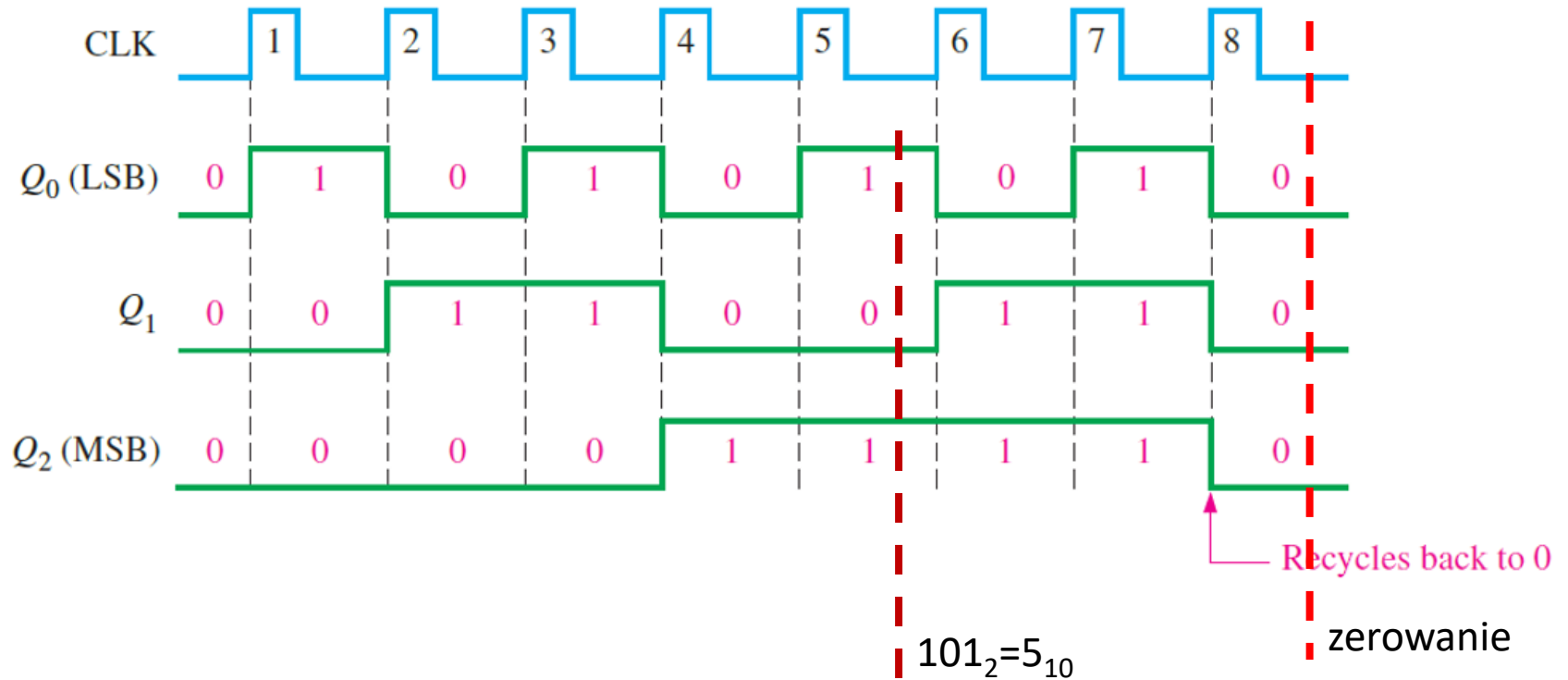


## 3-bitowy licznik asynchroniczny



[\*]

## diagram czasowy 3-bitowego licznika asynchronicznego

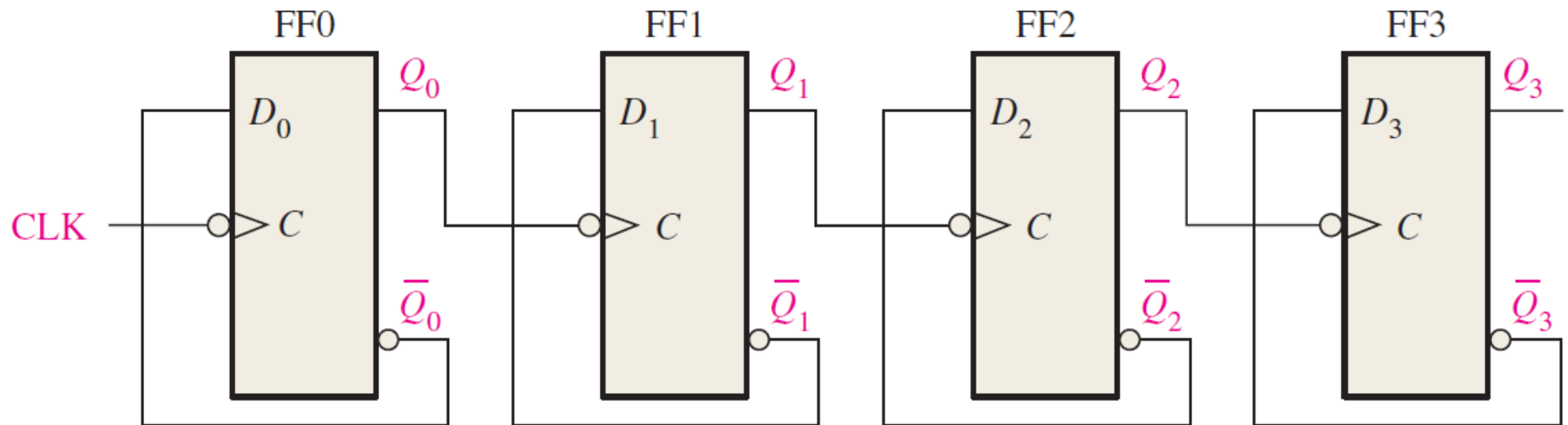


[\*]

**tabela stanów 3-bitowego licznika asynchronicznego**

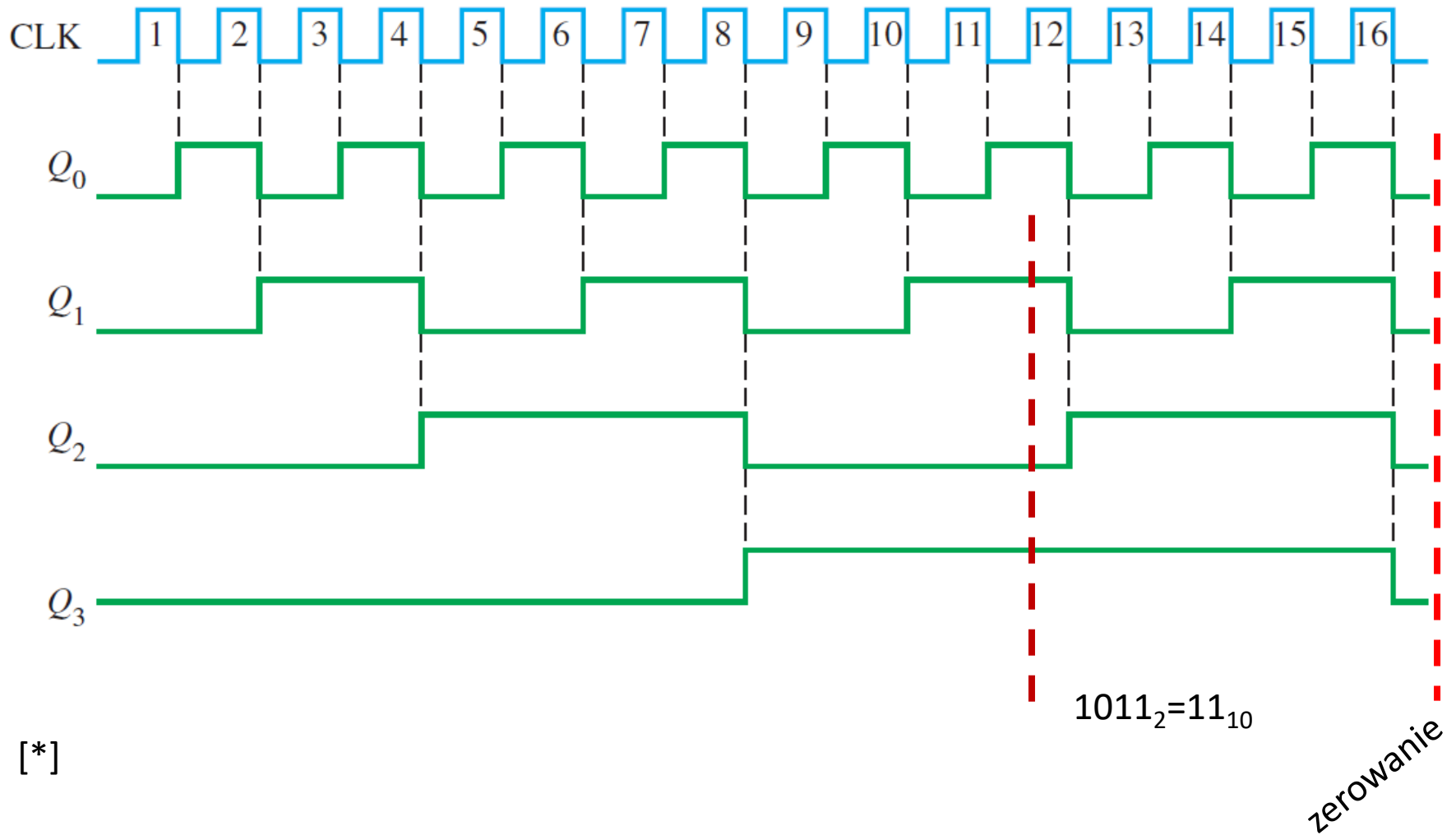
<b>Clock Pulse</b>	$Q_2$	$Q_1$	$Q_0$
Initially	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8 (recycles)	0	0	0

## 4-bitowy licznik asynchroniczny

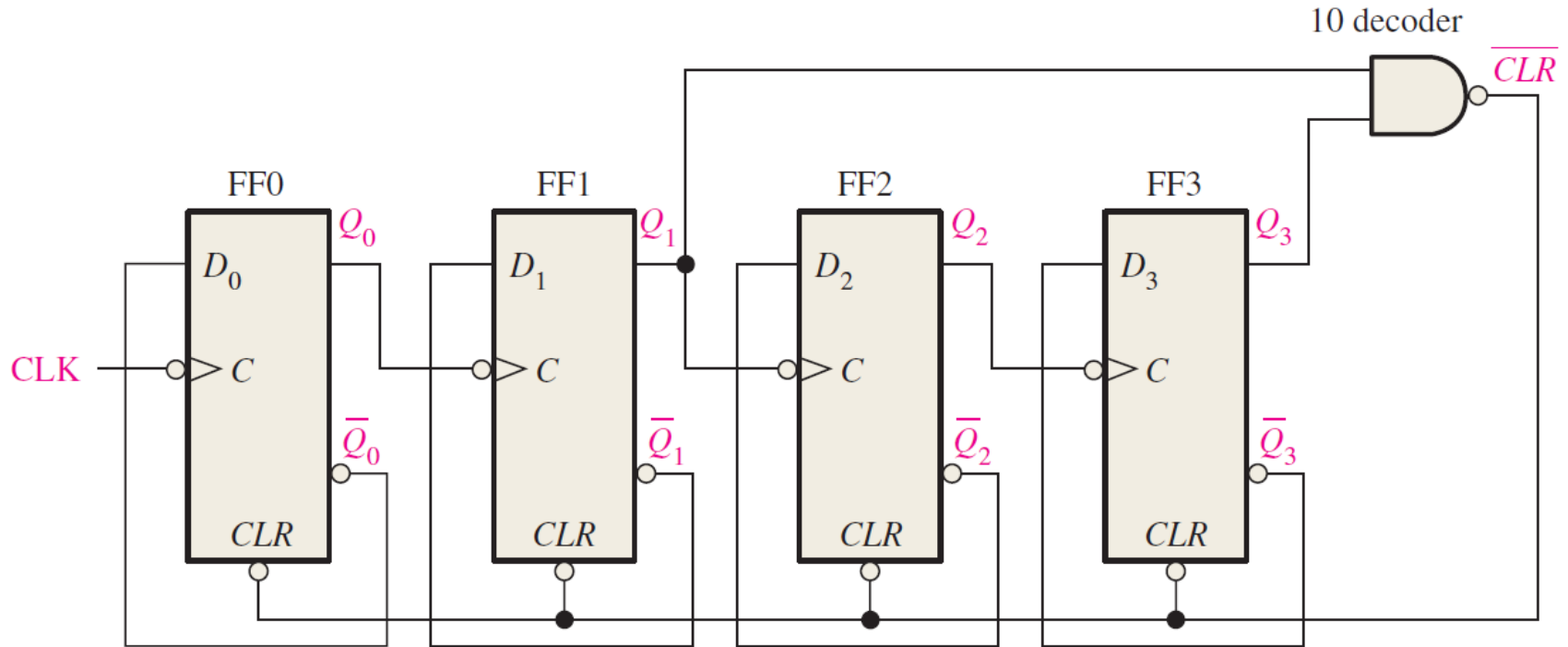


[\*] *uwaga: przełączany zboczem opadającym impulsu zegarowego*

## diagram czasowy 4-bitowego licznika asynchronicznego



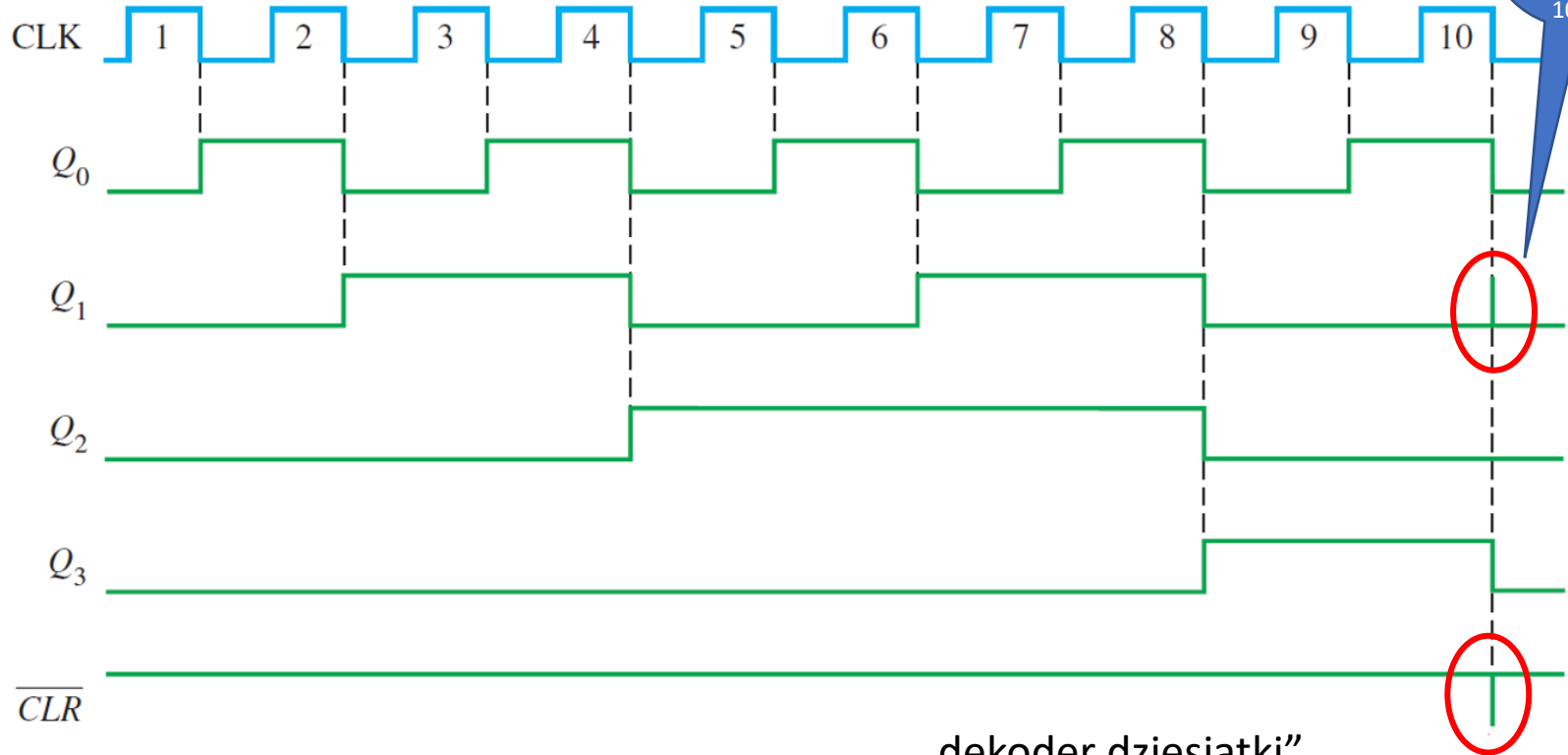
## dekada (skrócony 4-bitowy licznik asynchroniczny)



Aby otrzymać skróconą sekwencję stanów, konieczne jest wymuszenie na liczniku ponownego uruchomienia przed przejściem przez wszystkich możliwych stanów.

[\*]

# diagram czasowy dekady



Licznik przez chwilę jest w stanie 1010

[\*]

„dekoder dziesiątki”

10 decoder

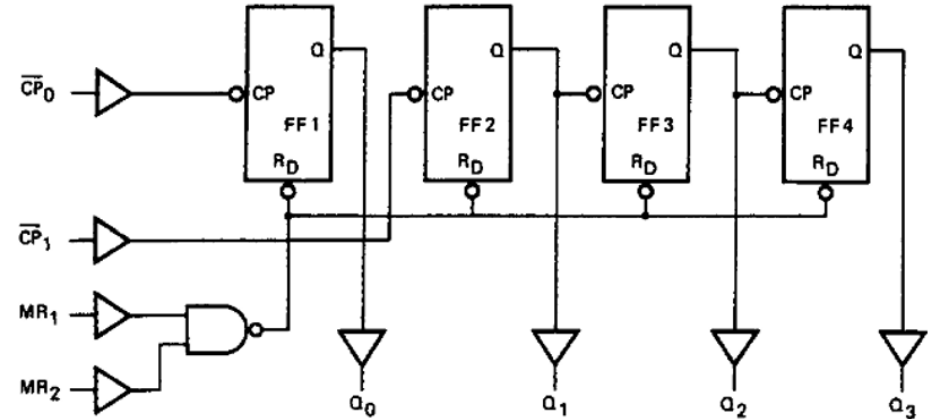


dla stanu  $Q_3Q_2Q_1Q_0=1010_2=10_{10}$  pojawia się aktywny stan niski zerujący licznik

## 4-bitowy licznik asynchroniczny



**74HC93**



Składa się w rzeczywistości z pojedynczego przerzutnika (FF1) i 3-bitowego licznika asynchronicznego (FF2,FF3,FF4).

Dlatego może być używany jako urządzenie dzielące przez 2, jeśli używany jest tylko pojedynczy przerzutnik, lub może być używany jako licznik modulo 8, jeśli używana jest tylko 3-bitowa część licznika.

Zapewnia również bramkowane wejścia resetujące. Gdy oba te wejścia mają stan WYSOKI, licznik jest resetowany do stanu 0000.

74HC93 może być używany jako 4-bitowy licznik modulo-16 (zlicza od 0 do 15) poprzez podłączenie wyjścia pierwszego przerzutnika wejścia zegarowego drugiego.

Można go również skonfigurować jako dekadę z zerowaniem asynchronicznym przy użyciu bramkowanych wejść resetujących.



# LICZNIKI SYNCHRONICZNE

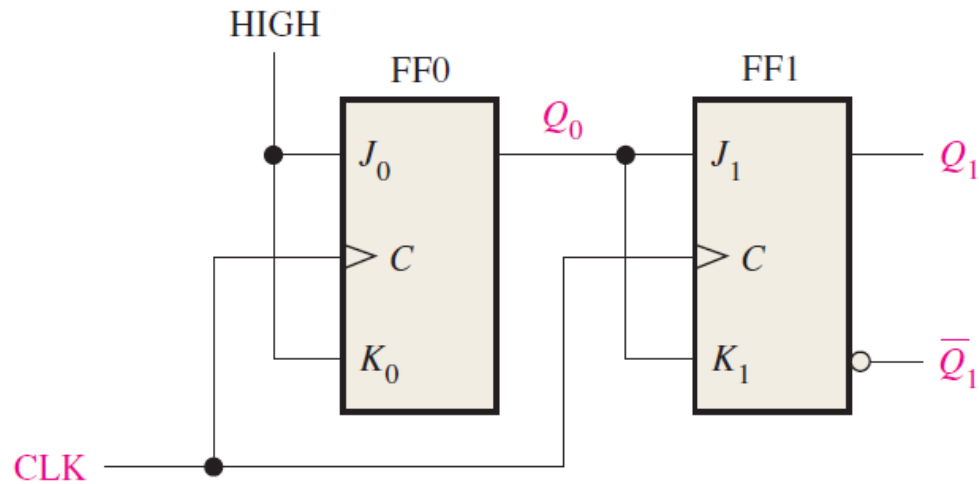
Licznik synchroniczny to taki licznik, w którym wszystkie przerzutniki w są taktowane w tym samym czasie wspólnym impulsem zegarowym.

Liczniki synchroniczne budowane są w większości z przerzutników J-K.

Można również używać przerzutników typu D, ale generalnie wymagają one bardziej rozbudowanych logicznych układów towarzyszących.

## 2-bitowy licznik synchroniczny

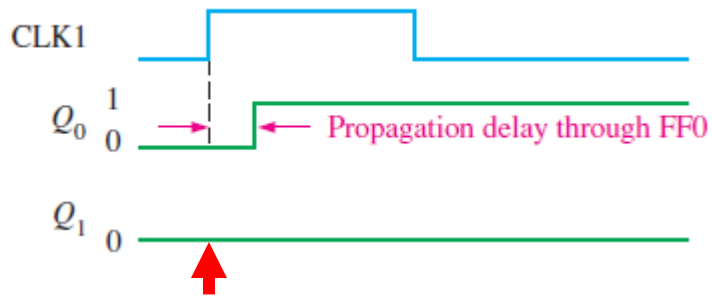
*zbudowany z przerzutników JK*



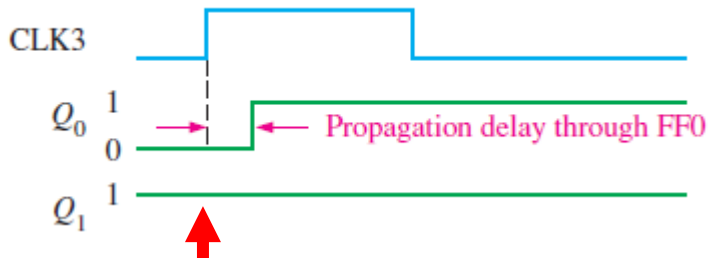
[\*]

na początku oba  
przerzutniki są  
zerowane  
(resetowane)

## Działanie licznika synchronicznego zbudowanego z przerzutników JK

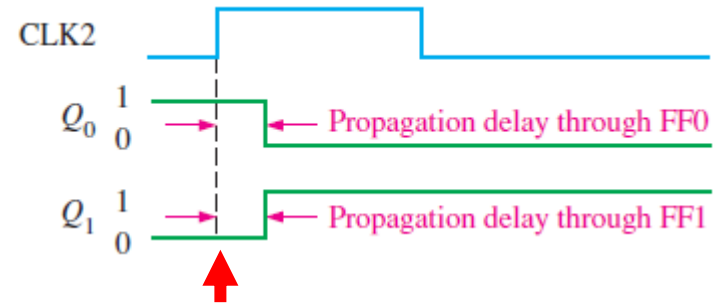


w momencie przyścia dodatniego  
zbocza zegarowego drugi przerzutnik  
na wejściu widzi 0 - nie zmienia stanu

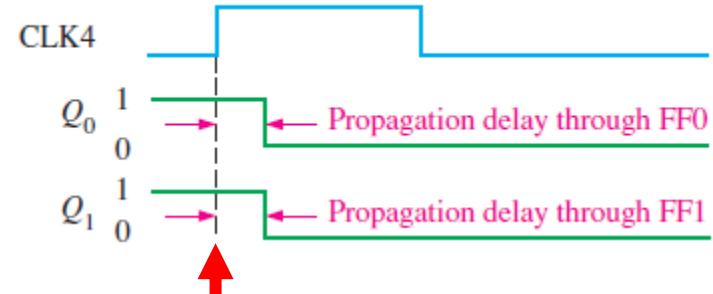


w momencie przyścia dodatniego  
zbocza zegarowego drugi przerzutnik  
na wejściu widzi 0 - nie zmienia stanu

[\*]



w momencie przyścia dodatniego zbocza  
zegarowego drugi przerzutnik na wejściu  
widzi 1 - zmienia stan na przeciwny

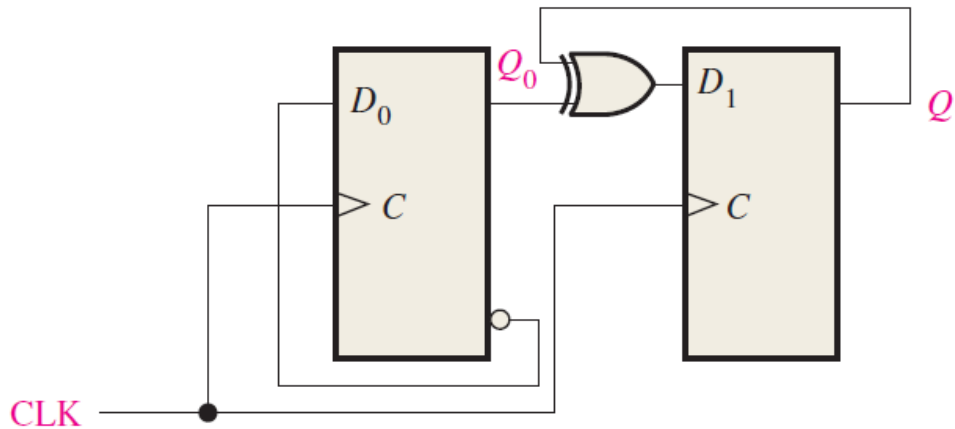


w momencie przyścia dodatniego zbocza  
zegarowego drugi przerzutnik na wejściu  
widzi 1 - zmienia stan na przeciwny

**istotny wpływ czasów opóźnienia (czasów propagacji) !!**

## 2-bitowy licznik synchroniczny

zbudowany z przerzutników D



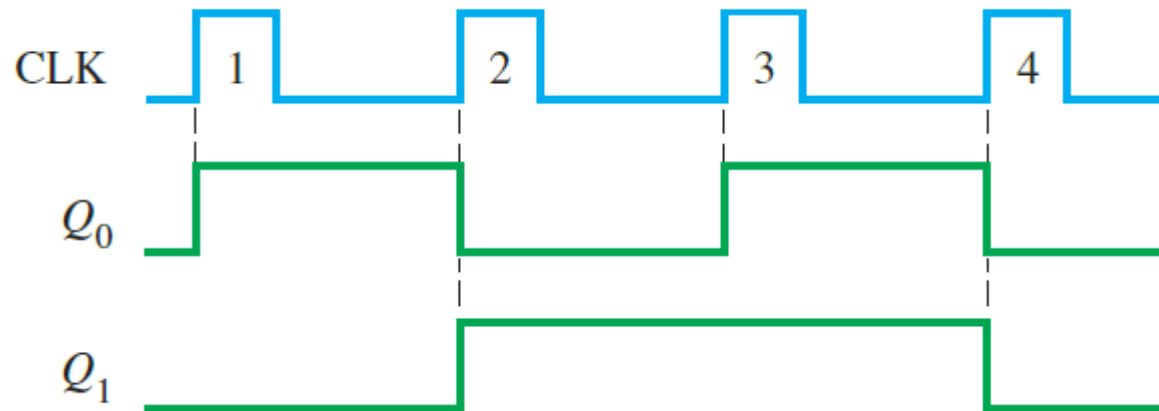
Przerzutniki D stosowane w licznikach synchronicznych wymagają stosowania dużej ilości towarzyszących układów logicznych.

Dlatego przerzutniki J-K są stosowane w większości liczników synchronicznych.

[\*]

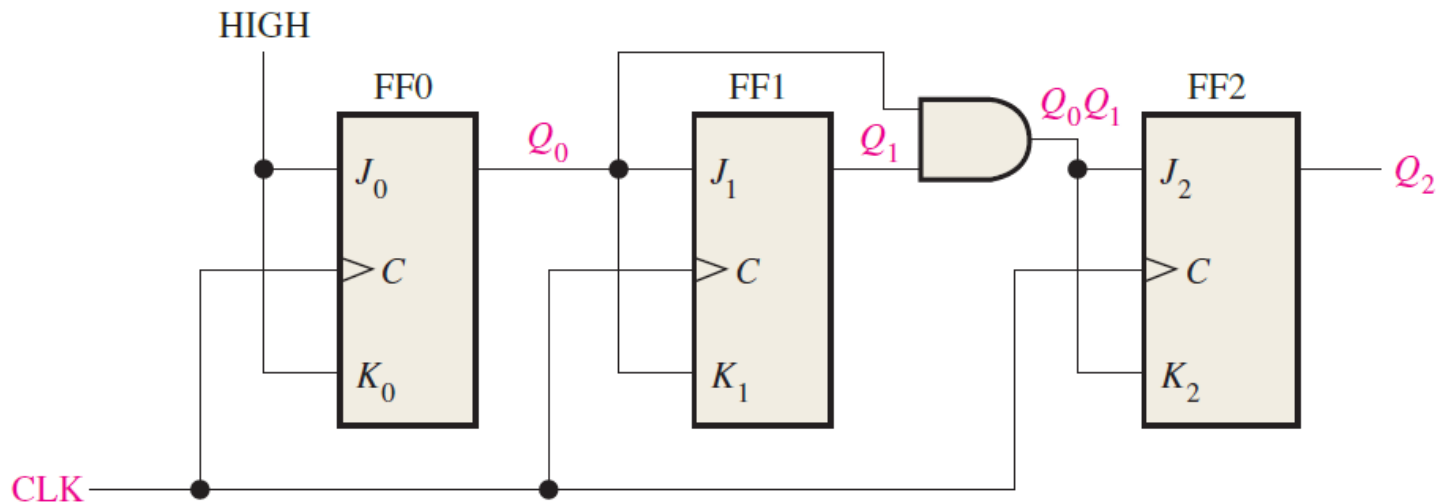
	A	B	W
EXOR	0	0	0
	0	1	1
	1	0	1
	1	1	0

## diagram czasowy 2-bitowego licznika synchronicznego



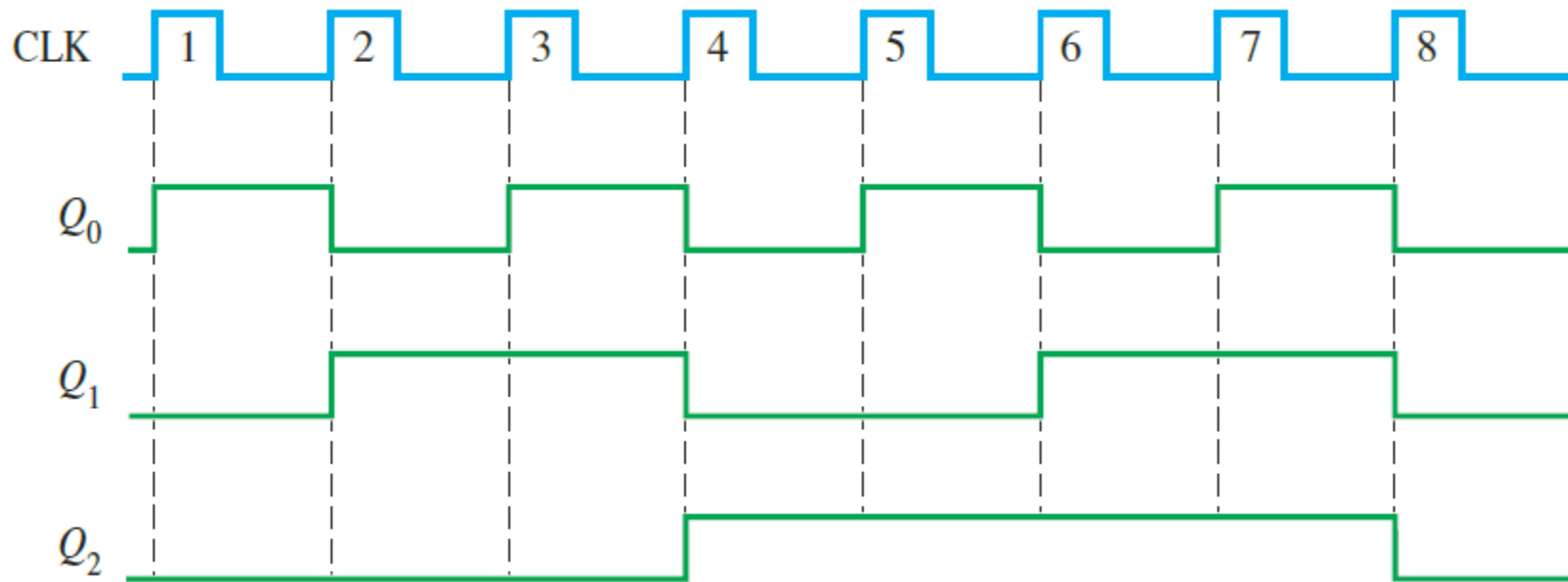
[\*]

### 3-bitowy licznik synchroniczny



[\*] *przerzutnik FF2 może zmienić stan wtedy gdy  $Q_0$  i  $Q_1$  są wysokie*

## diagram czasowy 3-bitowego licznika synchronicznego



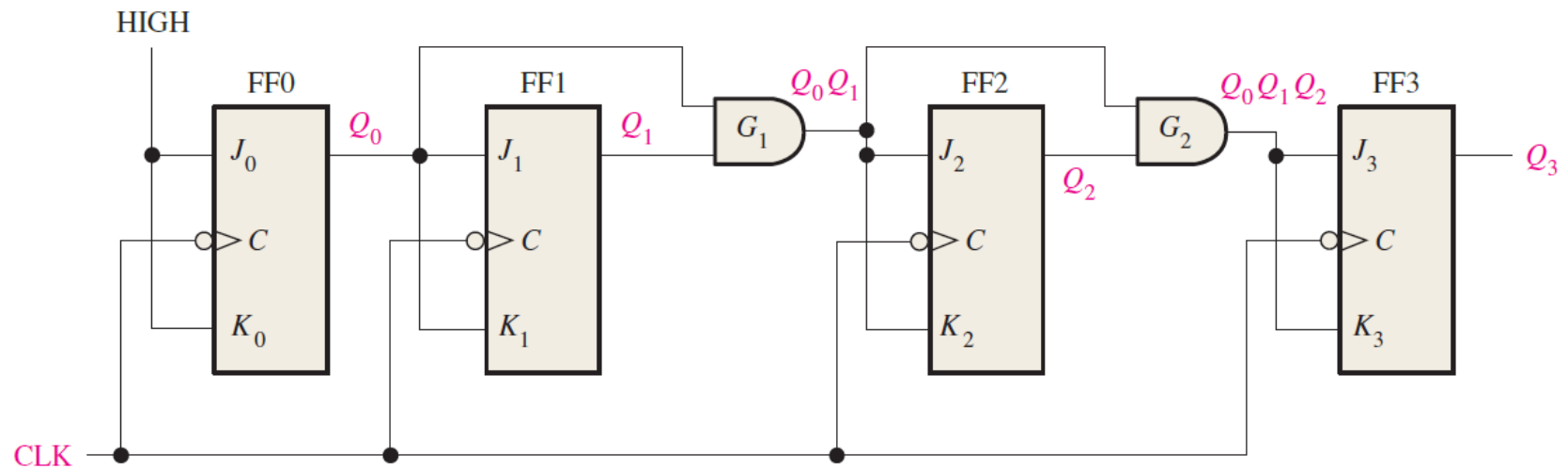
[\*]



**tabela stanów 3-bitowego licznika synchronicznego**

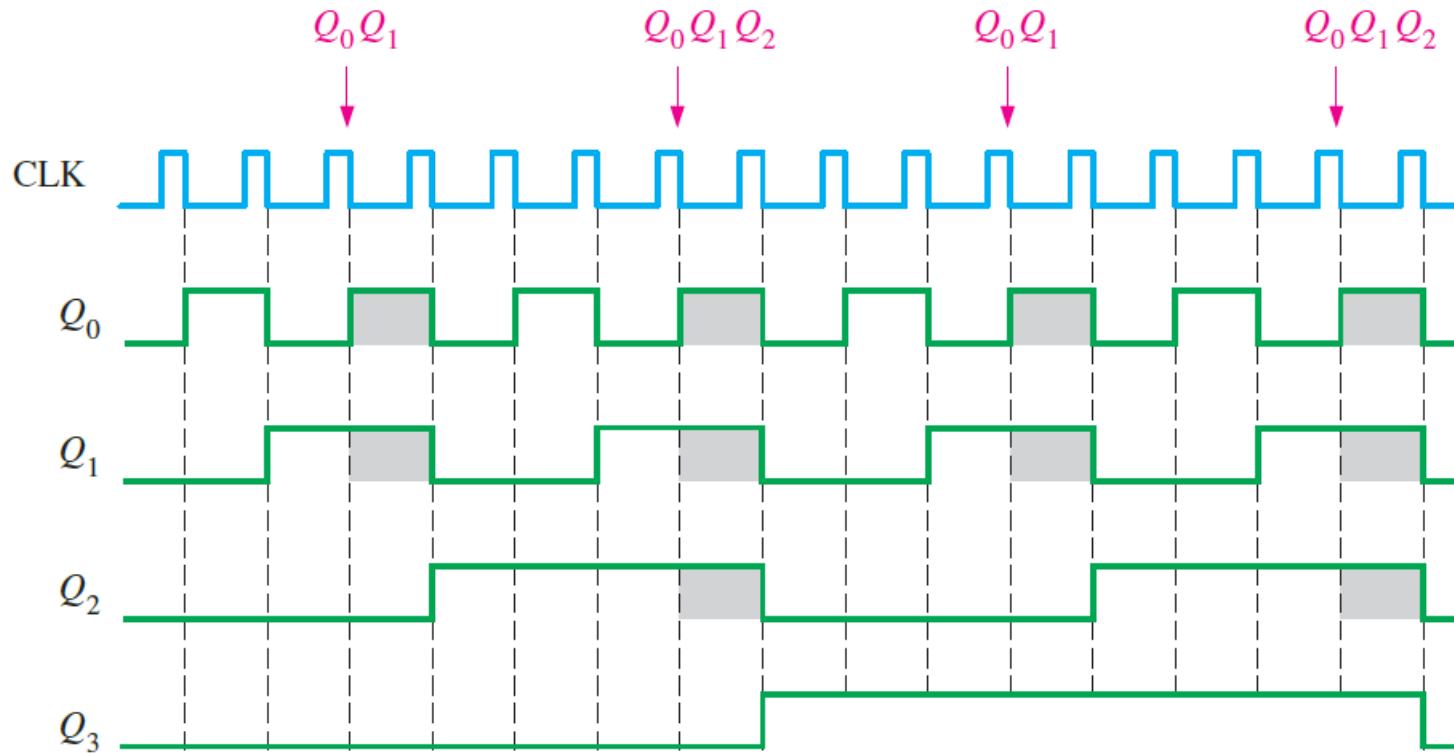
<b>Clock Pulse</b>	$Q_2$	$Q_1$	$Q_0$
Initially	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8 (recycles)	0	0	0

## 4-bitowy licznik synchroniczny



[\*]

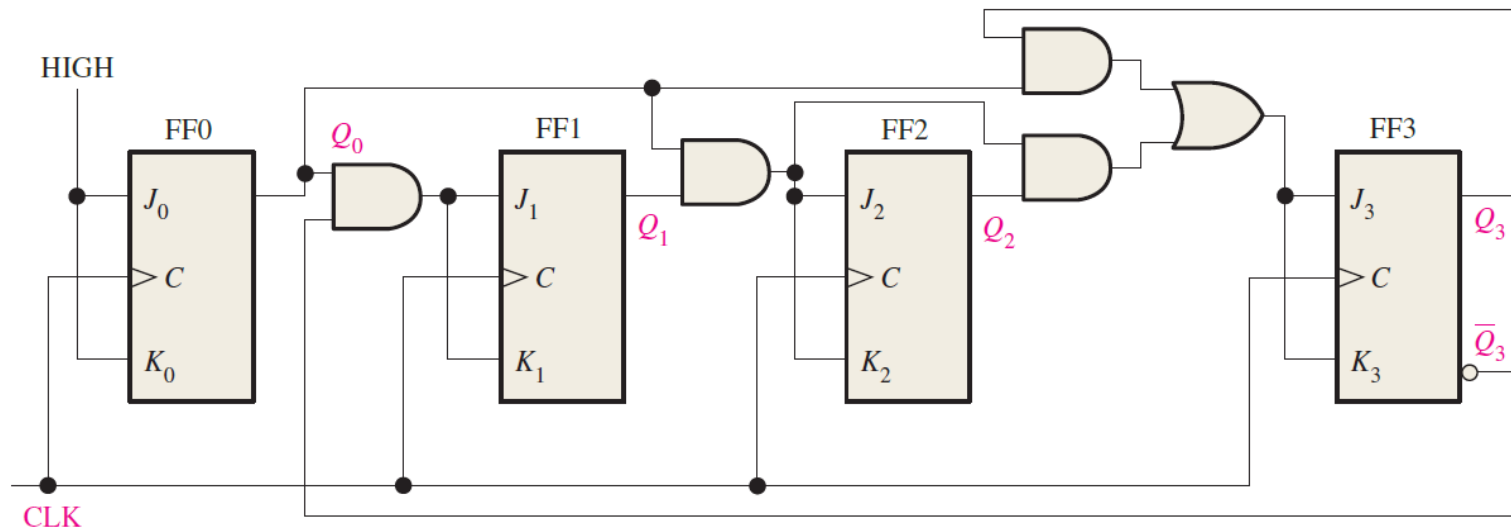
## diagram czasowy 4-bitowego licznika synchronicznego



*chwile w których bramki AND mają wejścia w stanie HIGH są zaciemnione*

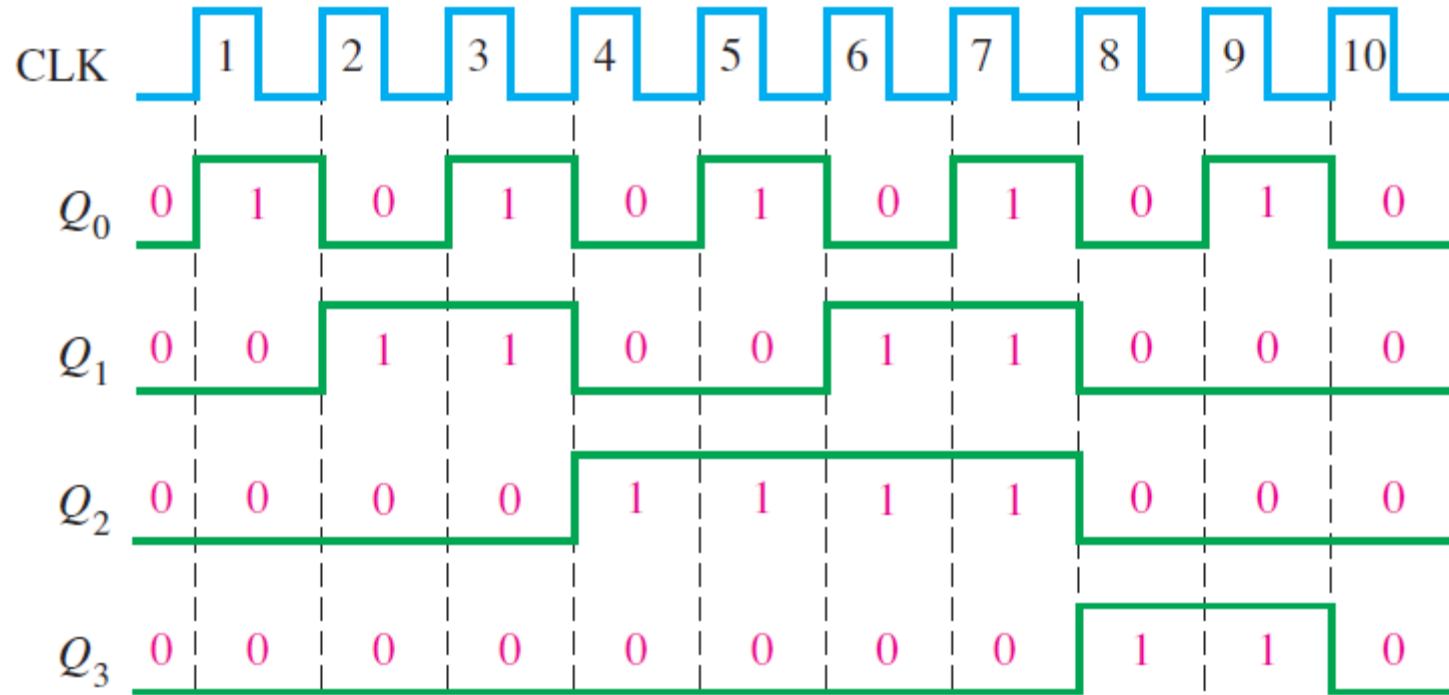
[\*]

# dekada (skrócony 4-bitowy licznik synchroniczny)



[\*]

diagram czasowy dekady synchronicznej



[\*]

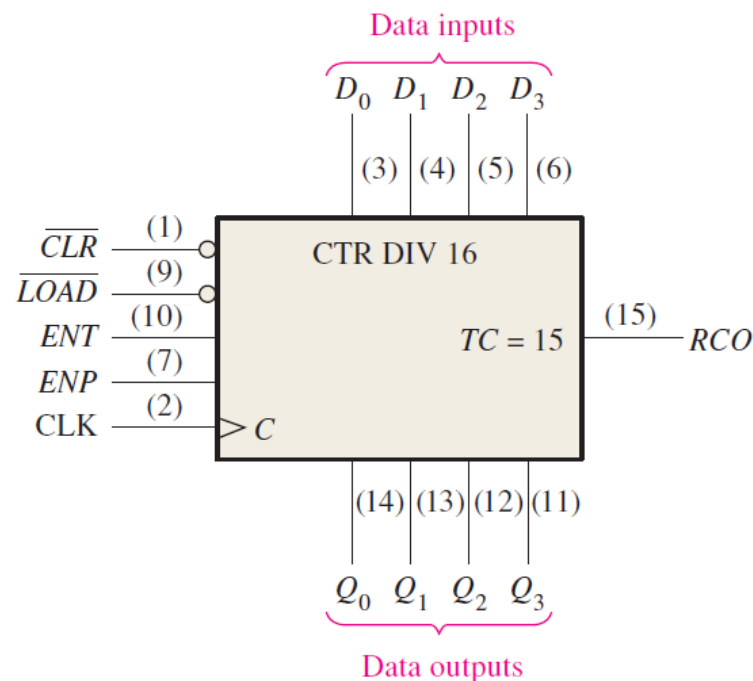
tabela stanów dekady synchronicznej

Clock Pulse	$Q_3$	$Q_2$	$Q_1$	$Q_0$
Initially	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10 (recycles)	0	0	0	0

## 4-bitowy licznik synchroniczny



# 74HC163

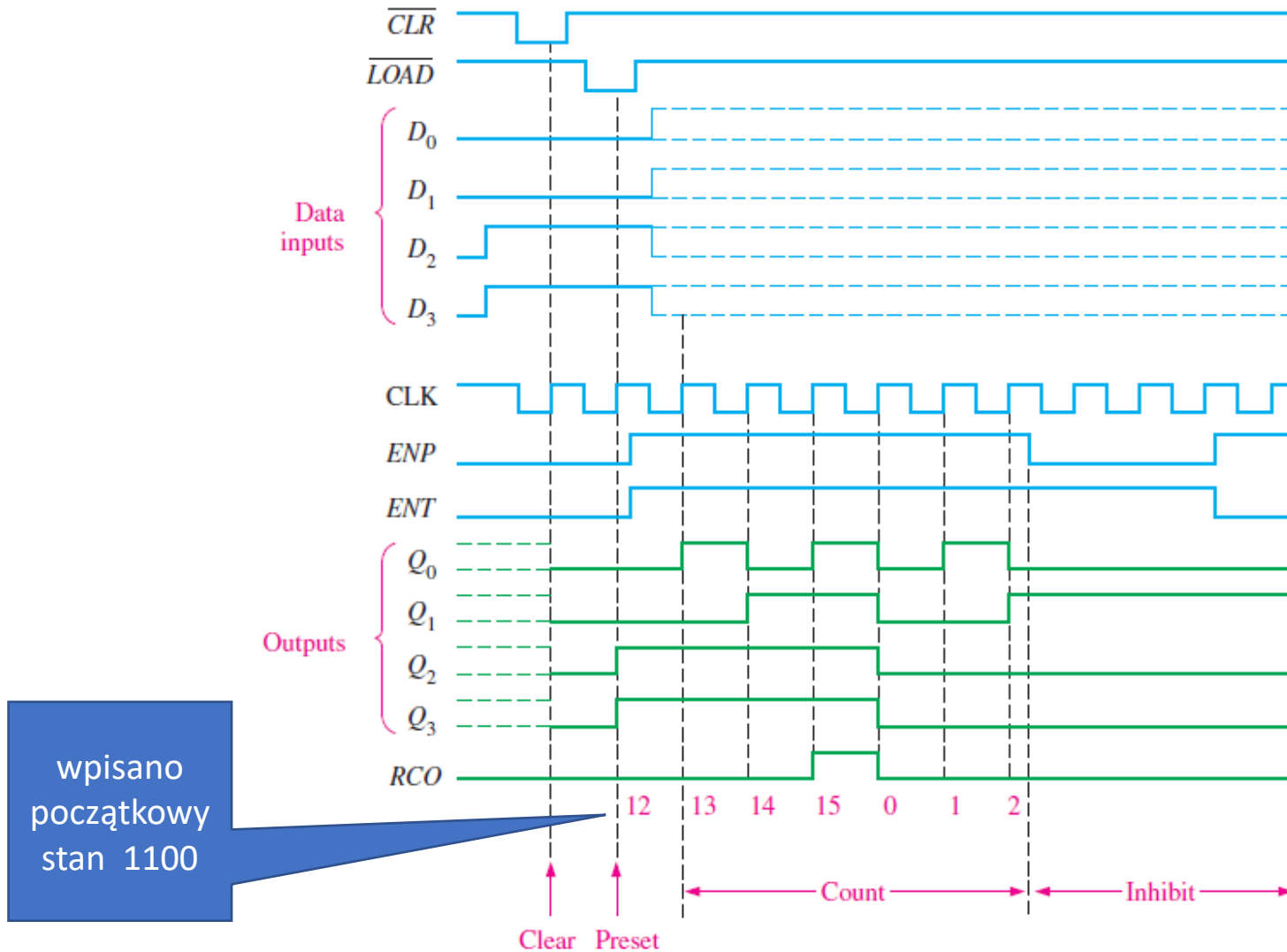


[\*]

Licznik można ustawić synchronicznie na dowolną 4-bitową liczbę binarną, stosując odpowiednie poziomy na równoległych wejściach danych

Gdy na wejście LOAD będzie stan LOW, licznik przyjmie liczbę początkową gdy nastąpi impuls zegarowy.

W ten sposób sekwencję liczenia licznika można rozpocząć od dowolnej 4-bitowej liczby binarnej.



[\*]

Przykładowy diagram czasowy 4-bitowego licznika synchronicznego ustawionego wstępnie na dwanaście (1100)

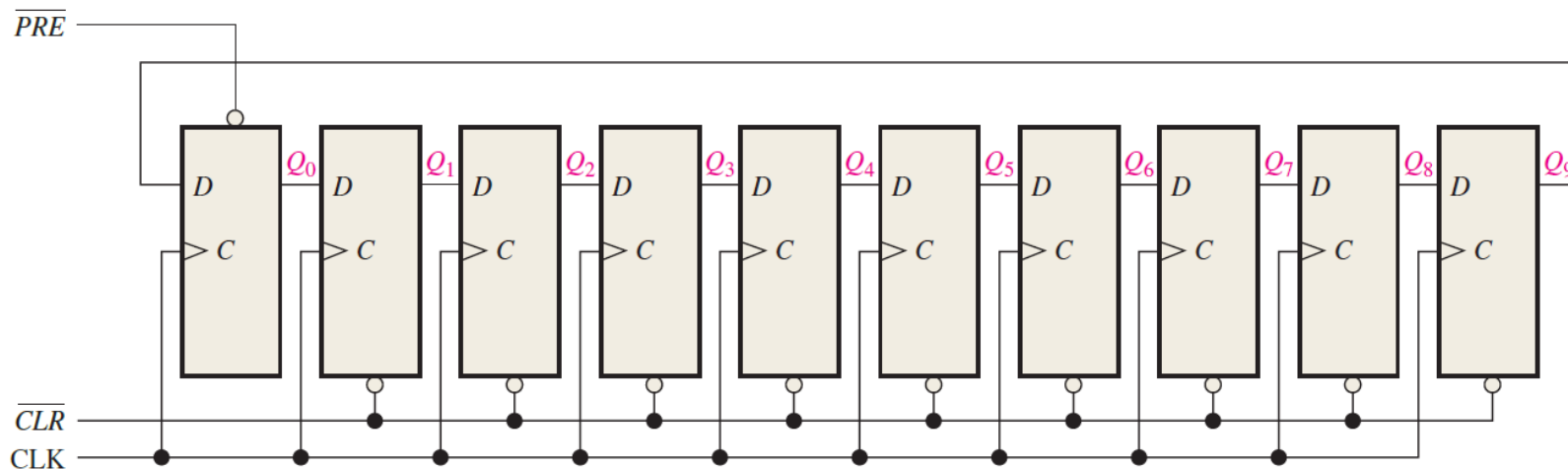


# zastosowanie rejestru jako licznika

## licznik pierścieniowy

Licznik pierścieniowy jest otrzymywany z rejestru przesuwanego. Jest on szeregowo - szeregowym rejestrem przesuwającym z wyjściem podłączonym z powrotem do wejścia w celu utrzymywania specjalnej sekwencji stanów.

## licznik pierścieniowy



[\*] *10 bitowy licznik pierścieniowy*

W każdej sekwencji sygnałów stan jednego przerzutnika sygnalizuje ilość impulsów zliczanych.

Dekodowanie stanu licznika nie jest wymagane.

10-bitowy licznik pierścieniowy dla każdej cyfry dziesiętnej ma jedno osobne wyjście od  $Q_0$  do  $Q_9$ .

tabela stanów licznika pierścieniowego

Clock Pulse	$Q_0$	$Q_1$	$Q_2$	$Q_3$	$Q_4$	$Q_5$	$Q_6$	$Q_7$	$Q_8$	$Q_9$
0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	0	0	0	0
3	0	0	0	1	0	0	0	0	0	0
4	0	0	0	0	1	0	0	0	0	0
5	0	0	0	0	0	1	0	0	0	0
6	0	0	0	0	0	0	1	0	0	0
7	0	0	0	0	0	0	0	1	0	0
8	0	0	0	0	0	0	0	0	1	0
9	0	0	0	0	0	0	0	0	0	1

Początkowo w pierwszym przerzutniku ustawiona jest 1, a pozostałe przerzutniki są zerowane.

Dziesięć wyjść licznika wskazuje bezpośrednio dziesiętną liczbę impulsów zegara.

Na przykład 1 na  $Q_0$  oznacza zero, 1 na  $Q_1$  reprezentuje jedynkę, 1 na  $Q_2$  oznacza dwa, 1 na  $Q_3$  oznacza trójkę i tak dalej.

Stan wysoki 1 na wyjściu jednego z przerzutników jest zawsze zachowany i jest przesuwany „dookoła pierścienia”, o jeden stopień do przodu dla każdego impulsu zegara.

# LICZNIKI

# KONIEC

[\*] T.L.Floyd: Digital Fundamentals, PEARSON