

## 4.6. Układy sekwencyjne

### 4.6.1. Materiał nauczania

W układzie sekwencyjnym wartości sygnałów wyjściowych (stan wyjść) zależą nie tylko od bieżących wartości sygnałów wejściowych, ale również od poprzednich stanów wejściowych.

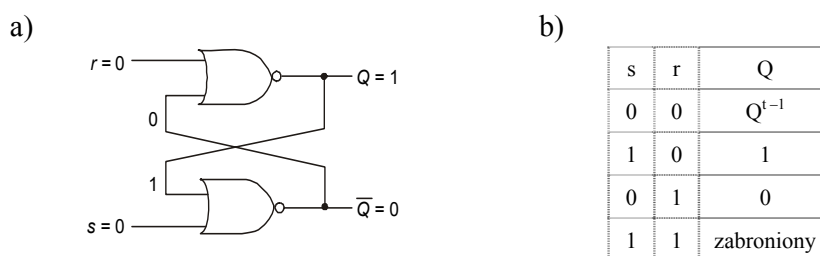
**Przerzutnik** jest to najprostszy układ sekwencyjny.

Podział przerzutników:

- asynchroniczne – stosowane w asynchronicznych układach pamięci,
- synchroniczne – stosowane w synchronicznych układach pamięci.

#### Przerzutniki asynchroniczne

Przerzutnik  $rs$  zbudowany jest z dwóch bramek NOR (rys. 4.75).



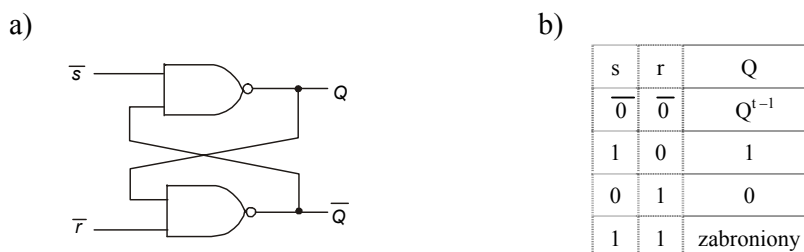
$s$  (set) – wejście wpisujące,

$r$  (reset) – wejście zerujące,

$Q^{t-1}$  – stan poprzedni

Rys. 4.75. Przerzutnik  $rs$ : a) schemat logiczny, b) tablica wartości [5]

Przerzutnik  $\overline{r}\overline{s}$  jest zbudowany z dwóch bramek NAND (rys. 4.76).



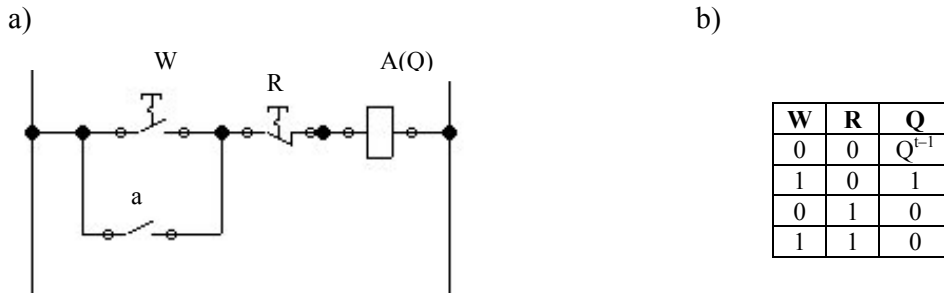
$r$  (reset) – wejście zerujące,

$s$  (set) – wejście wpisujące,

$Q^{t-1}$  – stan poprzedni

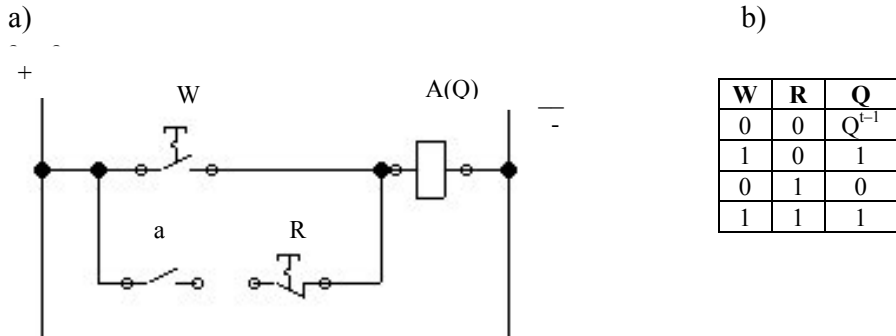
Rys. 4.76. Przerzutnik  $\overline{r}\overline{s}$ : a) schemat logiczny, b) tablica wartości

Realizację przełącznikowych układów pamięci pokazano na rysunkach 4.77 i 4.78.



Rys. 4.77. Przełącznikowy układ pamięci z priorytetem zerowania:  $W$  – sygnał wpisujący,  $R$  – sygnał zerujący;

a) schemat układu, b) tablica wartości



Rys. 4.78. Przełącznikowy układ pamięci z priorytetem wpisu: a) schemat układu,

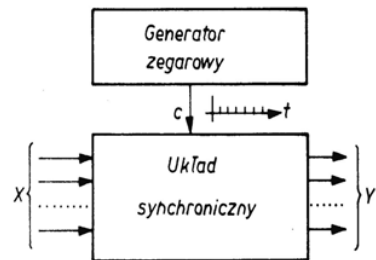
b) tablica wartości

### Przerzutniki synchroniczne

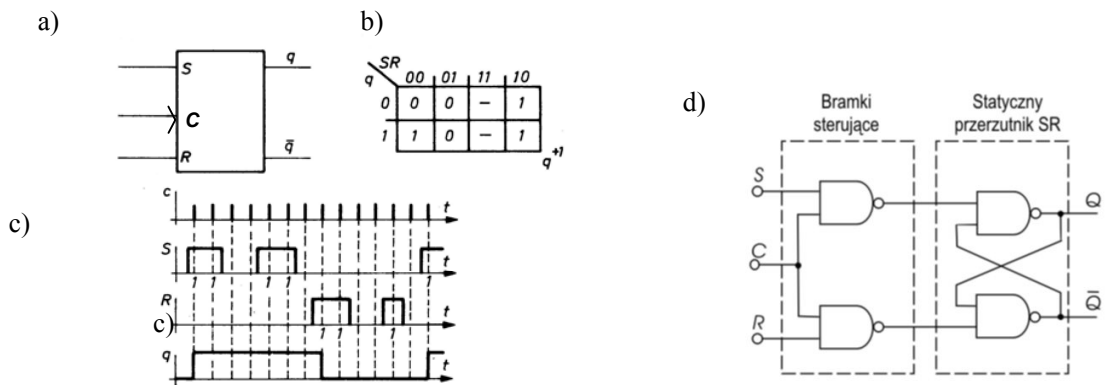
Przerzutniki synchroniczne w porównaniu z przerzutnikami asynchronicznymi mają dodatkowe wejście  $C$ , do którego doprowadzony jest sygnał synchronizujący (zegarowy) rys. 4.79.

Synchronizacja zwiększa odporność układu na zakłócenie, umożliwia prostsze przesyłanie sygnałów wielobitowych oraz eliminuje możliwość powstania błędów w stanach przejściowych.

Przerzutniki wyzwalane są poziomem lub zboczem sygnału zegarowego (taktującego). Wyzwalanie poziomem polega na tym, że sygnał z wejść informacyjnych może oddziaływać na stan przerzutnika tylko wtedy, gdy sygnał zegarowy ma poziom wysoki  $H$  lub niski  $L$ . Wyzwalanie zboczem polega na oddziaływanie na stan przerzutnika tylko, w czasie narastania lub opadania sygnału taktującego. Na symbolach graficznych przerzutniki działające na zbocze przednie (narastające) oznacza się rysując trójkąt na wejściu zegarowym, działające na zbocze tylne (opadające) – kółko i trójkąt, lub zaczerniony trójkąt. Symbole przerzutników wyzwalanych poziomem są rysowane bez trójkąta. Jeżeli przerzutnik wyzwalany jest poziomem niskim na wejściu przerzutnika jest rysowane kółeczko. Schemat działania przerzutnik  $SR$  pokazano na rys. 4.80.



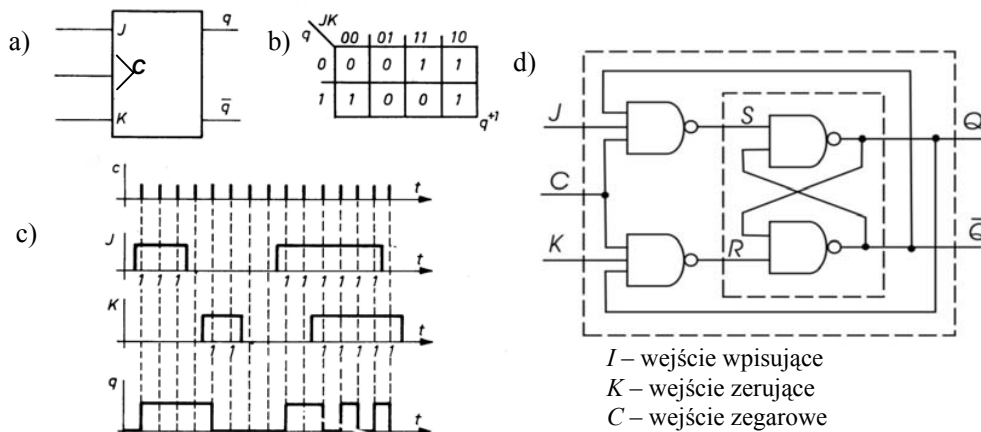
Rys. 4.79. Doprowadzenie sygnału synchronizującego [14]



**Rys. 4.80.** Przerzutnik SR: a) symbol graficzny, b) tablice przejść, c) przykładowy wykres zmian stanu przerzutnika [14], d) realizacja przerzutnika na bramkach NAND

**Przerzutnik JK** pokazano na rys. 4.81.

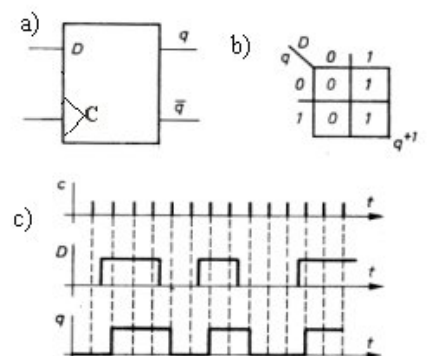
Przerzutnik JK przy stanie wejść  $J=1, K=1$  zmienia swój stan na przeciwny po każdym impulsie zegara.



**Rys. 4.81.** Przerzutnik JK: a) symbol graficzny, b) tablice przejść, c) przykładowy wykres zmian stanu przerzutnika [14], d) realizacja na bramkach NAND

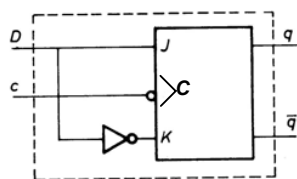
**Przerzutnik D** ma jedno wejście informacyjne oznaczone literą  $D$  i wejście zegarowe  $C$  rys. 4.82.

Przerzutnik D zwany jest również elementem opóźniającym, ponieważ sygnał wyjściowy odtwarza przebieg sygnału wejściowego zsynchronizowany z sygnałem taktującym.



**Rys. 4.82.** Przerzutnik D: a) symbol graficzny, b) tablica przejść, c) wykres zmiany stanu przerzutnika [14]

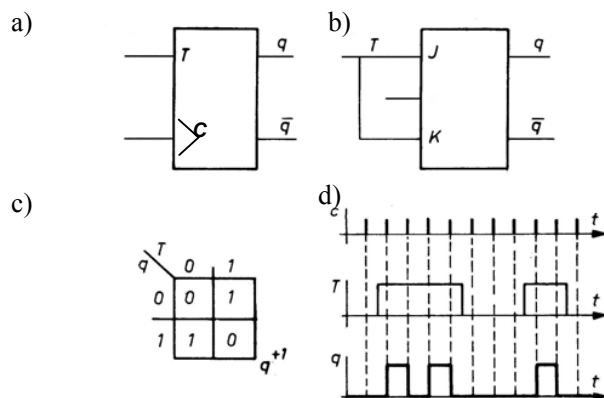
Przerzutnik D można utworzyć z przerzutnika JK łącząc układ wg schematu (rys. 4.83).



**Rys. 4.83.** Przerzutnik *D* utworzony z przerzutnika *JK* i elementu negacji [14]

### Przerzutnik T

Symbol graficzny i działanie przerzutnika pokazano na rysunku 4.84.



**Rys. 4.84.** Przerzutnik *T*: a) symbol graficzny, b) przerzutnik *T* utworzony z przerzutnika *JK*, c) tablica przejść, d) wykres zmian stanu przerzutnika *T* [14]

Przerzutniki są podstawowymi elementami do budowy liczników, rejestrów, pamięci.

**Licznik** jest to układ służący do zliczania i pamiętania liczby impulsów wejściowych.

Klasyfikacja liczników ze względu na sposób zliczania:

- licznik dodający (zliczający w przód) – po każdym impulsie wejściowym zwiększa się zawartość licznika o jeden,
- licznik odejmujący (zliczający w tył) – po każdym impulsie wejściowym zmniejsza się zawartość licznika o jeden,
- licznik rewersyjny (dwukierunkowy) – realizuje dodawanie i odejmowanie impulsów.

Klasyfikacja liczników ze względu na doprowadzenie sygnału zegarowego:

- licznik asynchroniczny (szeregowy) – sygnał zegarowy (impulsy zliczane) doprowadzany jest tylko do pierwszego przerzutnika. Do wejścia zegarowego następnego przerzutnika doprowadzone jest wyjście poprzedniego przerzutnika. Zmianę stanu *Q* następnego przerzutnika powoduje przerzutnik poprzedni. Nie wszystkie przerzutniki działają synchronicznie ze zliczanym impulsem – stąd nazwa przerzutniki asynchroniczne.

- licznik synchroniczny (równoległy) – sygnał zegarowy (impulsy zliczane) jest doprowadzony jednocześnie do wejść synchronizujących wszystkich przerzutników.

Klasyfikacja liczników ze względu na sposób przechodzenia przez zliczane stany:

- licznik modulo *N* (mod *N*) – przechodzi przez wszystkie stany cykliczne,
- licznik do *N* – licznik przechodzi przez wszystkie stany jednokrotnie. Ponowne użycie licznika wymaga wyzerowania licznika.

Określenie mod *N* oznacza dzielenie przez *N*. Gdy na wejściu licznika mod *N* zostanie podanych *M* impulsów to na wyjściu licznika (na wyjściu ostatniego przerzutnika) pojawi się

liczba całkowita impulsów wynikająca z dzielenia  $\frac{M}{N}$ .

Liczniki budowane są z przerzutników synchronicznych. Sygnał zegarowy będący dla licznika przebiegiem impulsów zliczanych podawany jest na wejście zliczające. Wyjściem licznika jest wyjście użytego przerzutnika.

Długość licznika – liczba wyjść licznika równa jest liczbie przerzutników.

Stan licznika – określona kombinacja stanów przerzutników.

Pojemność licznika  $N$  – określa maksymalna liczba stanów licznika. Licznik zbudowany z dwóch przerzutników ma:

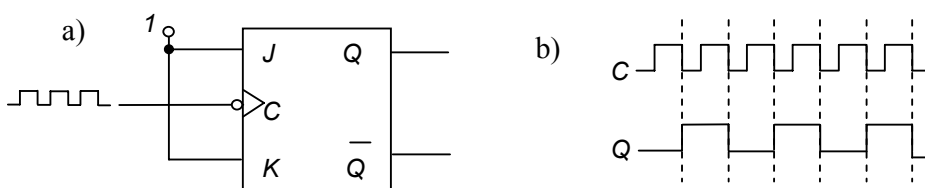
$$N = 2^2 = 4 \text{ stany} \quad \text{gdzie: } n - \text{liczba przerzutników}$$

$$\text{z czterech} \quad N = 2^4 = 16 \text{ stanów}$$

$$\text{ogólne} \quad N = 2^n$$

### Liczniki asynchroniczne

Licznik mod 2 (dwójka licząca) zbudowany z przerzutnika  $JK$  przedstawiono na rys. 4.85.

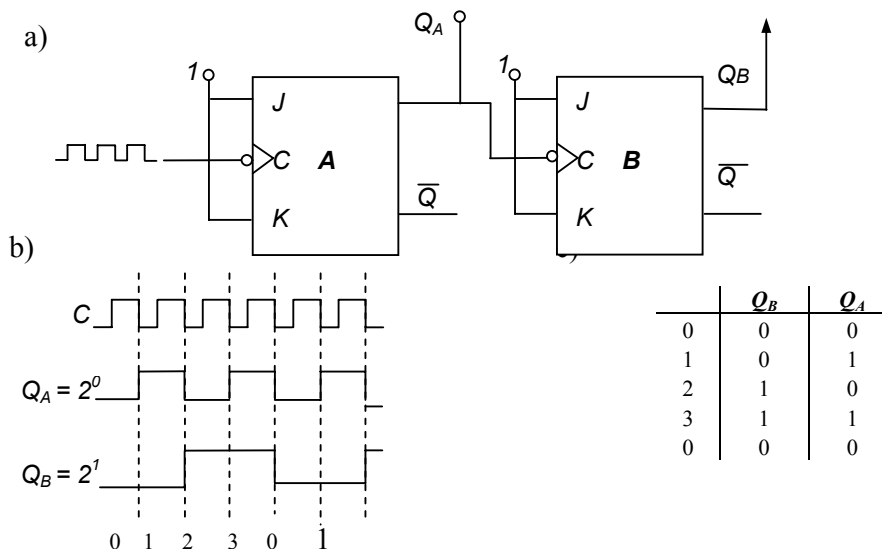


Rys. 4.85. Licznik modulo 2: a) schemat logiczny, b) przebiegi czasowe na wejściu  $C$  i wyjściu  $Q$  [5]

Oba wejścia licznika  $J$  i  $K$  ustawione są w stan wysoki. Częstotliwość sygnału  $Q$  jest dwukrotnie mniejsza niż częstotliwość sygnału  $C$ .

### Łączenie liczników

Zmianę pojemności licznika można uzyskać poprzez łączenie liczników szeregowo, równoległe oraz wprowadzając do licznika sprzężenia zwrotne. Licznik mod 4 z szeregowego połączenia dwóch dwójek liczących przedstawiono na rysunku 4.86.

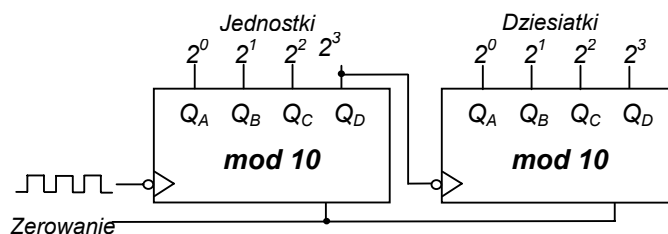


Rys. 4.86. Licznik mod 4: a) schemat logiczny, b) przebiegi czasowe, c) tablice stanów [5]

Podłączenie wyjścia  $Q_A$  do wejścia  $C_B$  pozwala uzyskać licznik czterostopniowy.

Częstotliwość sygnału  $Q_B$  w porównaniu z  $C$  jest czterokrotnie mniejsza. Jeżeli sygnałami wyjściowymi będą  $Q_A$  i  $Q_B$ , to uzyskamy zakodowane liczby od 0 do 3. Po liczbie 3 układ zaczyna cykl od początku.

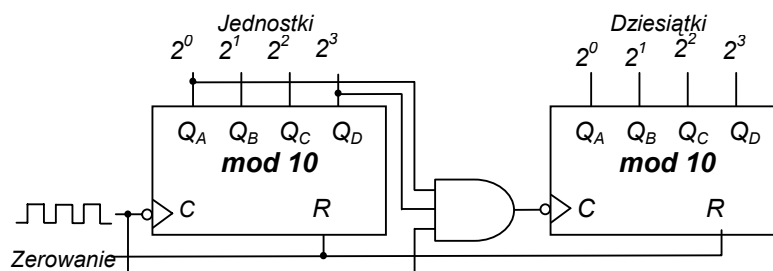
Licznik modulo 100 można zbudować z dwóch liczników modulo 10 połączonych szeregowo (rys. 4.87).



Rys. 4.87. Licznik modulo 100 zbudowany z dwóch modulo 10 połączonych szeregowo [5]

Sygnał zliczony doprowadzony jest do wejścia C pierwszego licznika. Wejście zegarowe drugiego licznika połączone jest z wyjściem pierwszego licznika  $Q_D$  o najwyższej wadze.

Licznik mod 100 można zbudować również z dwóch liczników mod 10 połączonych równolegle (rys. 4.88).



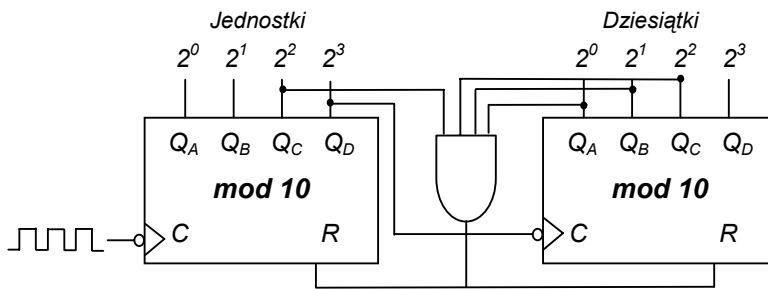
Rys. 4.88. Licznik modulo 100 zbudowany z dwóch liczników modulo 10 połączonych równolegle [5]

W połączeniu równoległym po zliczeniu do 9 (stan pierwszego licznika 1001) zostaje uruchomione zliczanie pierwszej dziesiątki przez drugi licznik. Zliczanie to uruchamia 1 na wejściu C licznika drugiego zrealizowana przez element *AND*. Licznik drugi zliczy tylko jeden impuls i ponieważ licznik pierwszy zostanie ustawiony w stan 0000, bramka *AND* zablokuje licznik 2, aż do ponownego pojawienia się na wyjściu z licznika pierwszego stanu 1001, wówczas zostanie przez licznik drugi zliczona następna dziesiątka.

Pojemność łączonych liczników równa się iloczynowi pojemności poszczególnych liczników.

Jeżeli zachodzi potrzeba zbudowania licznika o innej pojemności (różnej od iloczynu użytych liczników), wówczas stosuje się odpowiednie sprzężenie. Na rys. 4.89 pokazano realizację licznika modulo 74, gdy dysponujemy dwoma licznikami modulo 10. Licznik po zliczeniu do 73 należy wyzerować.

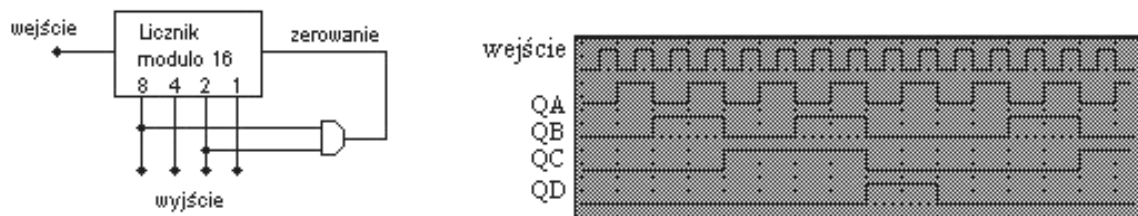
Wyjścia licznika, które mają wartość 1 w chwili wystąpienia liczby 74 poprzez bramkę *AND* łączymy z wejściami zerującymi liczników ( $74_{10} = 01110100_{2/10}$ ).



Rys. 4.89. Licznik modulo 74

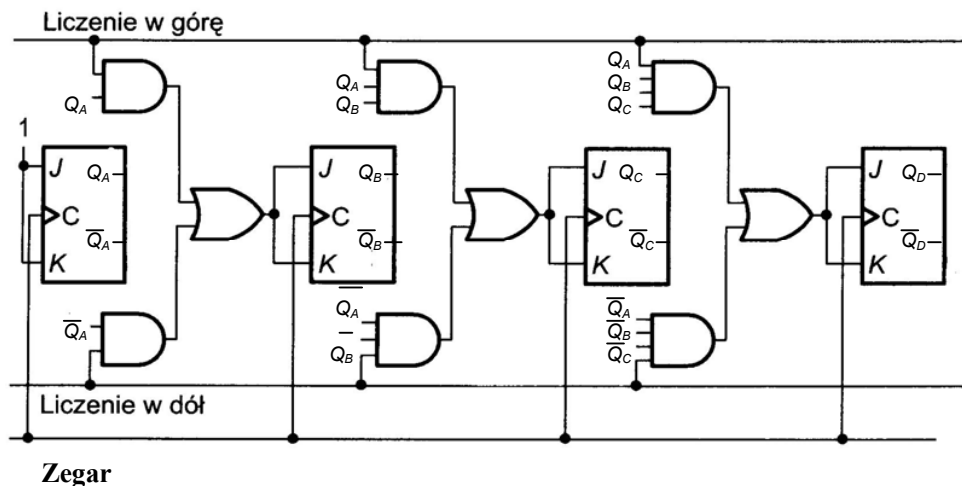
Jeżeli licznik zerowany byłby niskim poziomem, zamiast bramki AND, należałoby użyć bramki NAND. Wadą takich układów jest możliwość pojawienia się krótkotrwałego impulsu z wyjścia  $Q_C$  licznika jednostek, który może spowodować niewłaściwe działanie układu.

Popularnym licznikiem jest licznik modulo 10, który można utworzyć z licznika modulo 16 przez wprowadzenie odpowiednich sprzężeń (rys. 4.90).



Rys. 4.90. Przekształcenia licznika modulo 16 w licznik modulo 10

Licznik dwójkowy liczący wstecz ma następujące sekwencje 111, 110, 101, 011, 001, 000, 111. Licznik dwójkowy liczący wstecz można otrzymać z licznika dwójkowego wprzód biorąc stany wyjściu  $\bar{Q}$ . Na rys. 4.91 przedstawiono schemat rewersyjnego licznika dwójkowego.



Rys. 4.91. Rewersyjny licznik dwójkowy [16]

Liczenie w przód lub w tył realizuje dwójkowy sygnał sterujący, dla 0 zliczanie w przód dla 1 w tył. Sygnał sterujący powoduje, że  $Q$ , albo  $\bar{Q}$  jest dołączana do wejść następných przerzutników.

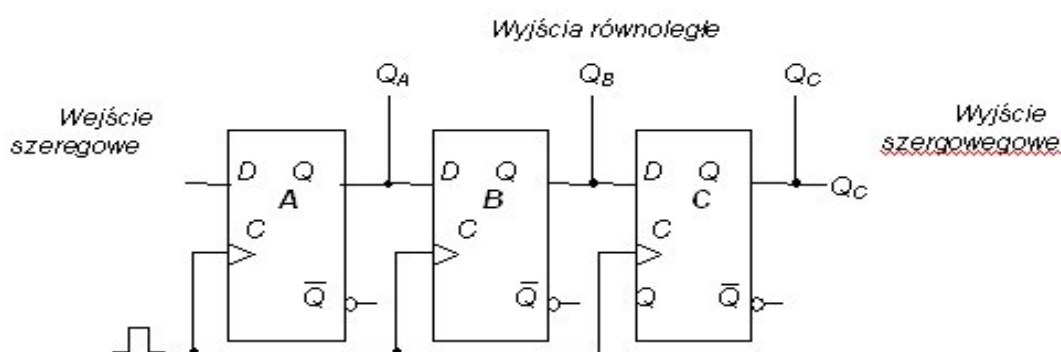
**Rejestr** jest to układ przechowujący informację, zbudowany z przerzutników. Przerzutnik może zapamiętać jedną cyfrę dwójkową (bit). Jeżeli chcemy przechować informację zawierającą  $n$  bitów, należy użyć  $n$  przerzutników.

Długość rejestru – liczba bitów informacji, jaka może być przechowana w rejestrze, równa się liczbie zastosowanych przerzutników.

Ze względu na sposób wprowadzenia informacji i jej odczyt rejestry dzielą się na:

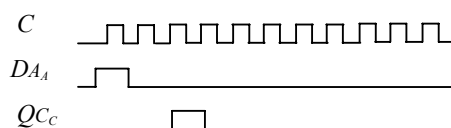
- szeregowo-szeregowy – wprowadzenie i odczyt informacji szeregowy,
- szeregowo-równoległy – wprowadzenie informacji szeregowo, odczyt równoległy,
- równoległo-szeregowy – wprowadzenie równoległe, odczyt szeregowy,
- równoległo-równoległy – wprowadzenie i odczyt równoległy.

Rejestry przesuwające są to takie rejestry, w których istnieje możliwość przesuwania zapisanej informacji. Na rys. 4.92 przedstawiono rejestr zbudowany z przerzutników  $D$ , oznaczonych odpowiednio, jako przerzutniki  $A$ ,  $B$ ,  $C$ .



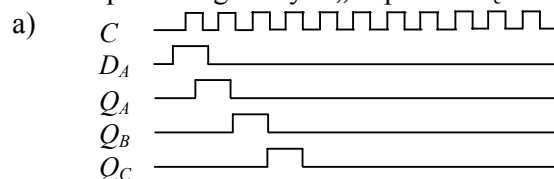
Rys. 4.92. Rejestr zbudowany z trzech przerzutników [5].

Jeżeli informacja będzie pobierana tylko z wyjścia  $Q_C$ , będzie to rejestr szeregowo-szeregowy (rys. 4.93). Jeżeli informacja będzie pobierana jednocześnie z wyjść  $Q_A$ ,  $Q_B$ ,  $Q_C$  – szeregowo-równoległy rys. 4.94.



Rys. 4.93. Przebiegi czasowe w rejestrze pracującym jako rejestr szeregowo-szeregowy [5].

Kolejne impulsy zegarowe przesyłają sygnał wejściowy „1” do kolejnych przerzutników. Po trzecim impulsie zegarowym „1” przesunięta zostanie do przerzutnika  $C$ ,  $Q_C = 1$ .



b)

$Q_C$	$Q_B$	$Q_A$
0	0	1
0	1	0
1	0	0

Rys. 4.94. Rejestr szeregowo-równoległy a) przebiegi czasowe, b) wyjścia przerzutników [5].



Jeżeli połączymy wyjście  $Q_C$  z wejściem  $D_A$ , nastąpi cykliczne powtarzanie powyższych stanów wyjść. Układ taki może pracować jako licznik mod 3. Tego rodzaju liczniki nazywane są pierścieniowymi.

Rejestry przesuwające umożliwiają wykonywanie:

- dzielenia – przesunięcie wpisanej liczby o pozycję w prawo (dzielenie przez 2), np. w rejestrze 8-bitowym liczba  $10_{10} = 00001010_2$  po przesunięciu w prawo, otrzymujemy  $0000101_2 = 5_{10}$ ,
- mnożenia – przesunięcie w lewo, pomnożenie liczby przez dwa.

## Pamięć

Pamięć jest to układ służący do przechowywania informacji.

Podział pamięci:

- 1) ulotne – pamięci RAM (SRAM, VideoRAM, DRAM),
- 2) nieulotne – pamięci ROM (ROM, PROM, EPROM, FlashROM).

**Pamięci typu RAM** (Random Access Memory) są pamięciami posiadającymi możliwość odczytu i zapisu. Zawartość takiej pamięci jest tracona po zaniku zasilania.

**Pamięci statyczne SRAM** (Static Random Access Memory) zbudowane są z przerzutników bistabilnych. Charakteryzują się dużą szybkością działania. Ze względu na wysoki koszt produkcji stosowane są w podzespołach. Nie są stosowane jako pamięci podstawowe komputera. Znalazły zastosowanie w układach buforujących, w nowoczesnym sprzęcie przenośnym.

**Pamięć typu DRAM** (dynamiczna) zbudowana jest najczęściej z kondensatorów. Komórki mają skłonność do samorzutnego rozładowywania się. Powoduje to konieczność odświeżania zawartości w określonych momentach czasu. Charakteryzuje się niskim poborem mocy.

**Pamięci typu ROM** (Read Only Memory) są pamięciami tylko do odczytu.

Pamięci ROM programowalne są:

- przez producenta w czasie cyklu produkcji (MROM),
  - w sposób trwały przez użytkownika (PROM),
  - poza systemem z możliwością wymazania i ponownego zapisania (EPROM).
- Zawartość pamięci typu ROM jest utrzymywana po wyłączeniu zasilania.

## 4.6.2. Pytania sprawdzające

Odpowiadając na pytania, sprawdzisz, czy jesteś przygotowany do wykonania ćwiczeń.

1. **Co to jest układ sekwencyjny?**
2. Jakie znasz przerzutniki asynchroniczne?
3. Jaka jest zasada działania przerzutnika RS?
4. Jaka jest zasada działania przekątnikowych układów pamięci?
5. **Jaka jest podstawowa różnica między przerzutnikiem asynchronicznym, a synchronicznym?**
6. **Jaka jest zasada działania przerzutnika SR?**
7. Jaka jest zasada działania przerzutnika JK?
8. Jaka jest zasada działania przerzutnika D?
9. Jaka jest zasada działania przerzutnika T?
10. Co to jest licznik asynchroniczny?
11. **Co to jest licznik synchroniczny?**
12. Jaka jest zasada działania licznika modulo 2 zbudowanego z przerzutnika JK?
13. Jaka jest zasada działania licznika modulo 4 zbudowanego z przerzutników JK?
14. W jaki sposób z dwóch liczników modulo 10 można uzyskać licznik modulo 74?
15. **Jaką rolę pełni w układzie rejestr?**